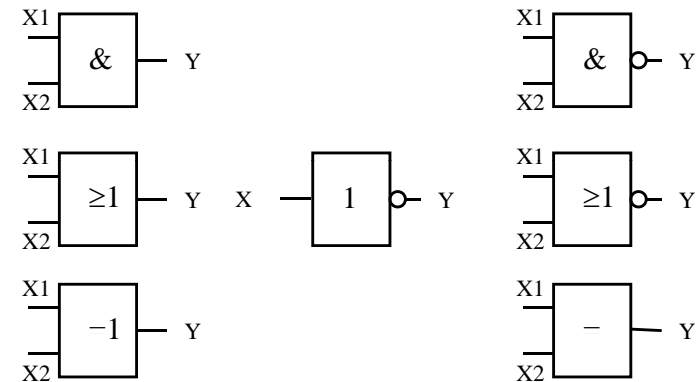


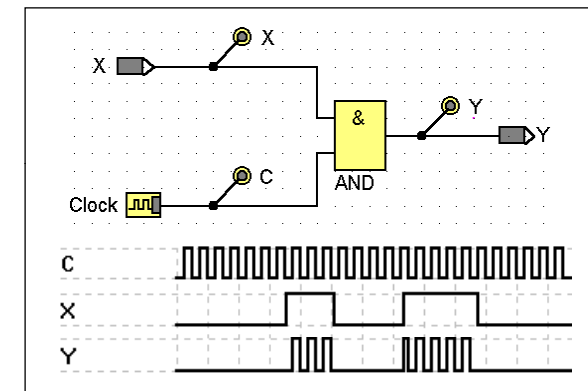
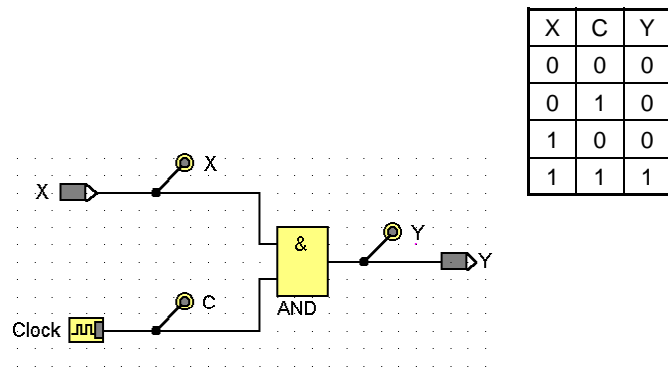
## Kapitel 10: Grundsaltungen

- Funktionsgruppen der Logikfamilien
- Torschaltung
- Komparator
- Decoder
- Demultiplexer
- Multiplexer
- FLIP-FLOP Schaltungen
  - RS-FF, getaktetes RS-FF
  - D-FF
  - JK-FF
  - JK-MS-FF
  - Schieberegister
  - SIPO, PISO, SISO
  - Zähler
- Mikrocontroller Portleitung

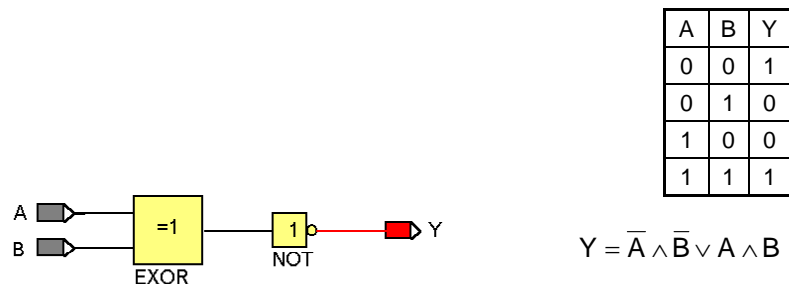


- Logikgrundgatter
- Logikgrundgatter mit Schmitt-Trigger Eingang
- Multiplexer / Demultiplexer
- Register / Zwischenspeicher
- Schieberegister
- Zähler / Frequenzteiler
- Monovibratoren
- Arithmetische Funktionen
- Codierer / Decodierer
- Fehlererkennung
- Speicher / Speichersteuerung
- Bustreiber / Puffer

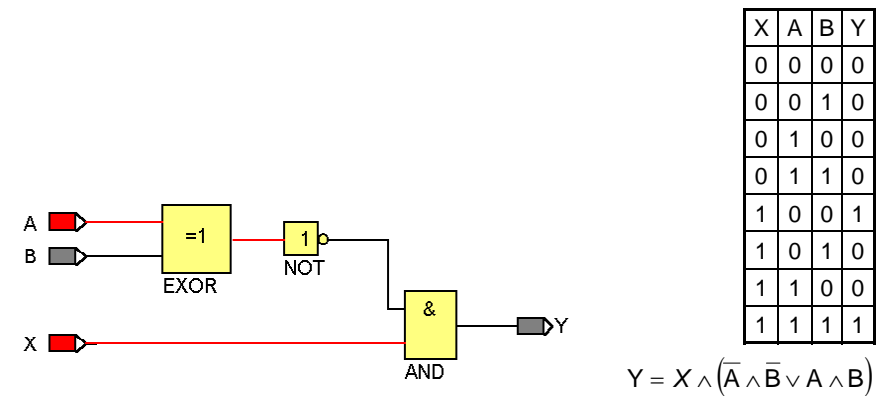
- Tor Schaltung auf Basis des AND Gatters
- Komparator auf Basis des EXNOR Gatters
- Decoder
- Demultiplexer
- Multiplexer
- Flip-Flop
- Schieberegister
- Seriell zu Parallel Wandler
- Parallel zu Seriell Wandler
- Zähler
- Teiler
- Portleitung eines Mikrocontrollers

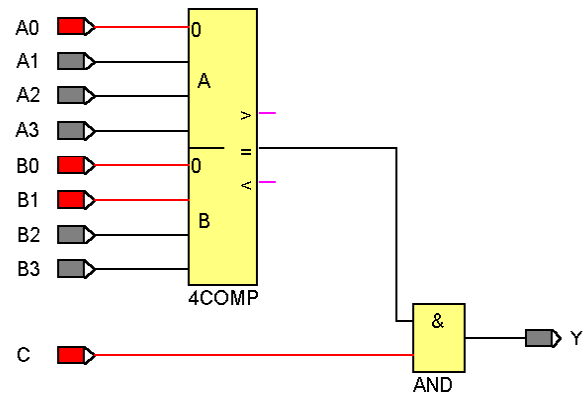


## EX-NOR - Äquivalenz als Basis für Komparatoren

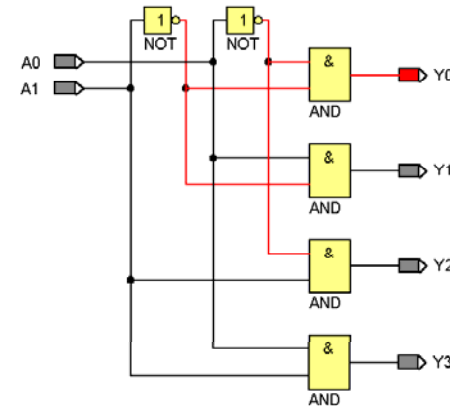


## EX-NOR – Äquivalenz zur Toransteuerung





## 1 aus 4 Decoder



A1	A0	Y0	Y1	Y2	Y3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

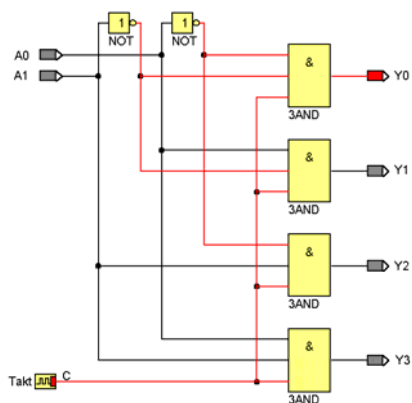
$$Y0 = \overline{A1} \wedge \overline{A0}$$

$$Y1 = \overline{A1} \wedge A0$$

$$Y2 = A1 \wedge \overline{A0}$$

$$Y3 = A1 \wedge A0$$

## Demultiplexer



C	A1	A0	Y0	Y1	Y2	Y3
0	0	0	0	0	0	0
0	0	1	0	0	0	0
0	1	0	0	0	0	0
0	1	1	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

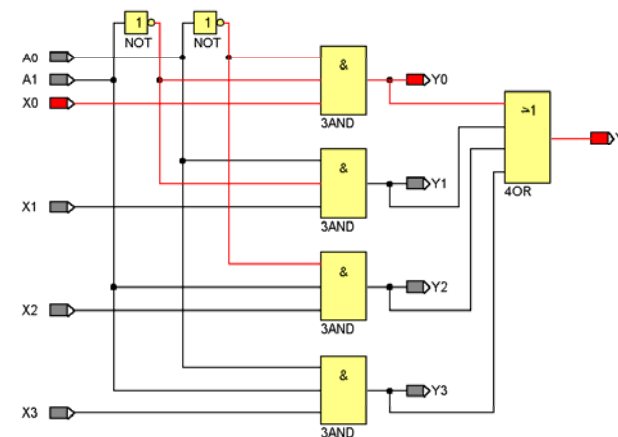
$$Y0 = C \wedge \overline{A1} \wedge \overline{A0}$$

$$Y1 = C \wedge \overline{A1} \wedge A0$$

$$Y2 = C \wedge A1 \wedge \overline{A0}$$

$$Y3 = C \wedge A1 \wedge A0$$

## Multiplexer



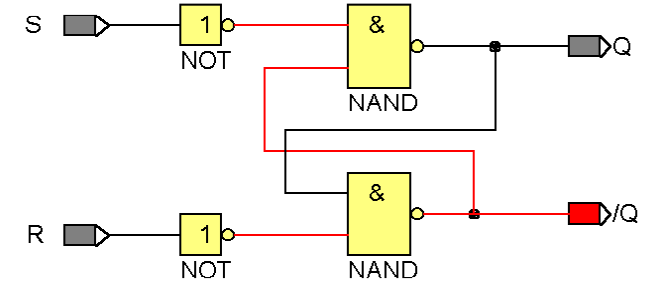
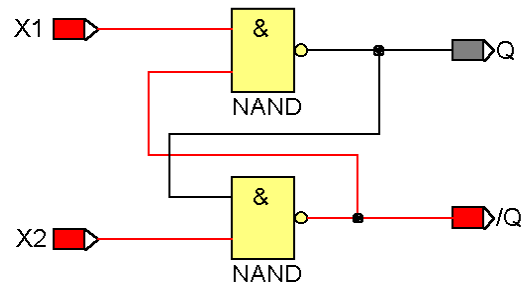
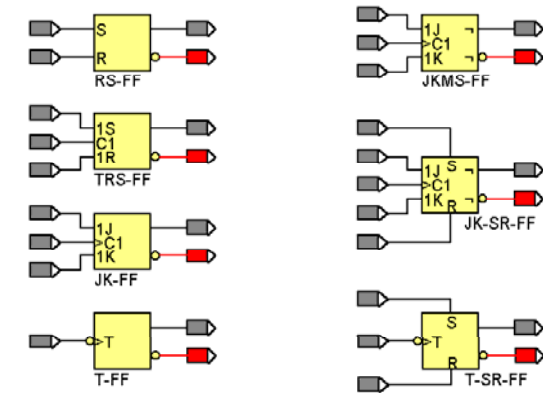
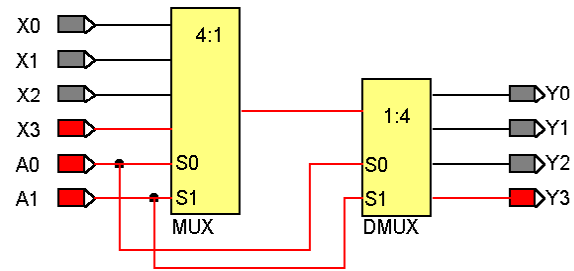
$$Y = Y0 \vee Y1 \vee Y2 \vee Y3$$

$$Y0 = X0 \wedge \overline{A1} \wedge \overline{A0}$$

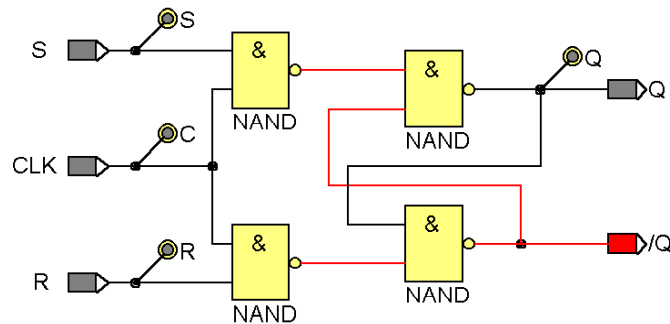
$$Y1 = X1 \wedge \overline{A1} \wedge A0$$

$$Y2 = X2 \wedge A1 \wedge \overline{A0}$$

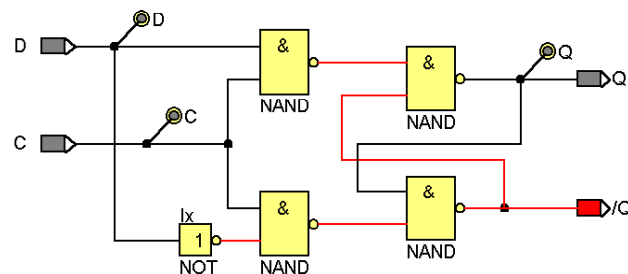
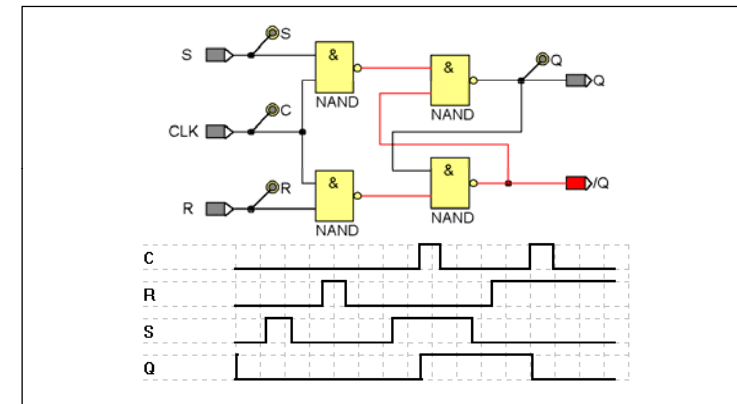
$$Y3 = X3 \wedge A1 \wedge A0$$



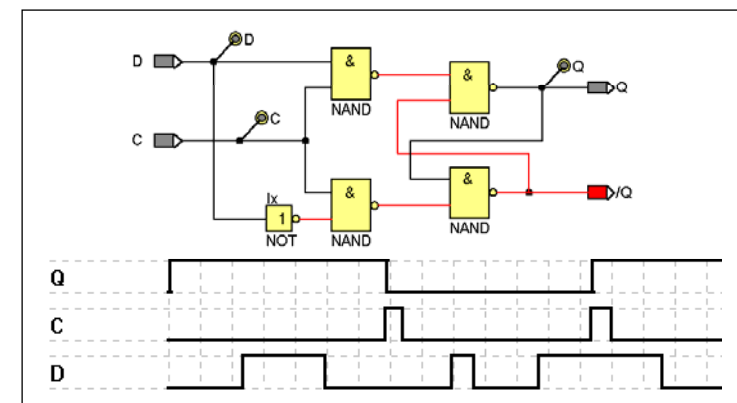
Durch Negatoren werden H-aktive Setz- und Rücksetzeingänge realisiert.



Getaktetes RS-FF aus RS-FF:  
Setz- und Rücksetzsignale werden durch Taktsignal getort.

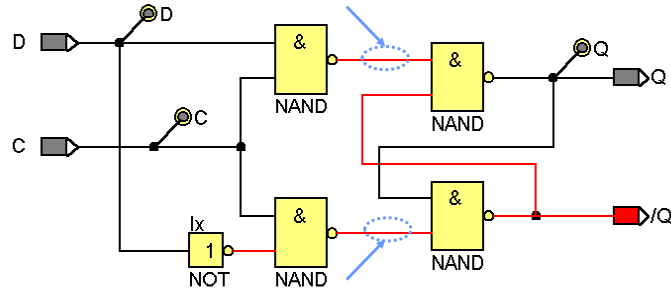


D-FF aus RS-FF:  
Der Setzeingang wird negiert auf den Rücksetzeingang geführt.



## D-Flip-Flop

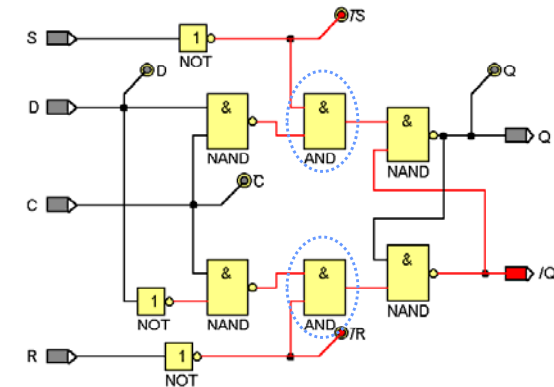
Möglichkeit den Ausgang gezielt zu beeinflussen



Durch Einfügen von zwei AND können einfache Setz- und Rücksetzeingänge geschaffen werden.

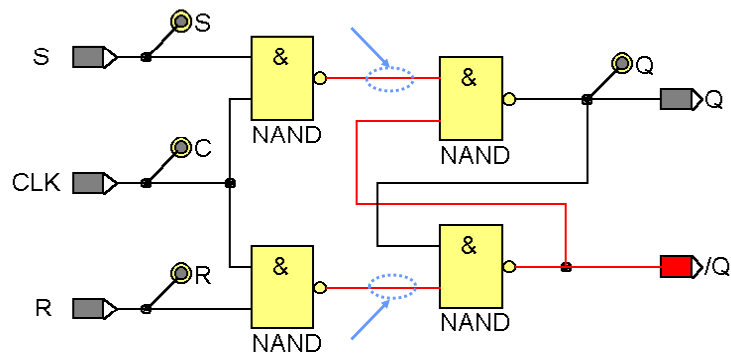
## D-Flip-Flop

mit Setz- und Rücksetzeingängen



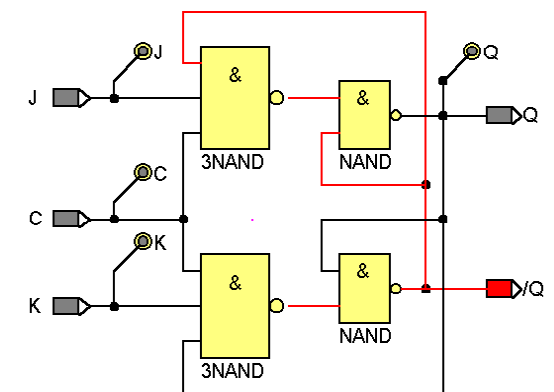
## Getakteten RS-FF

mit Setz- und Rücksetzeingängen

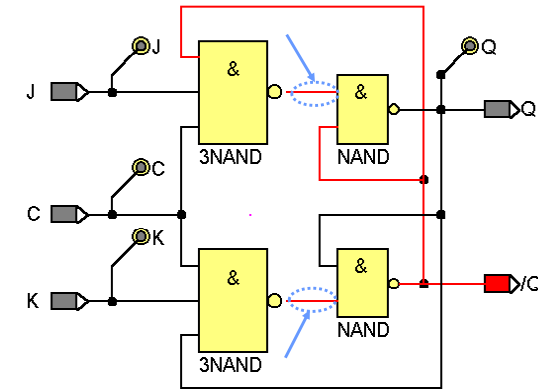
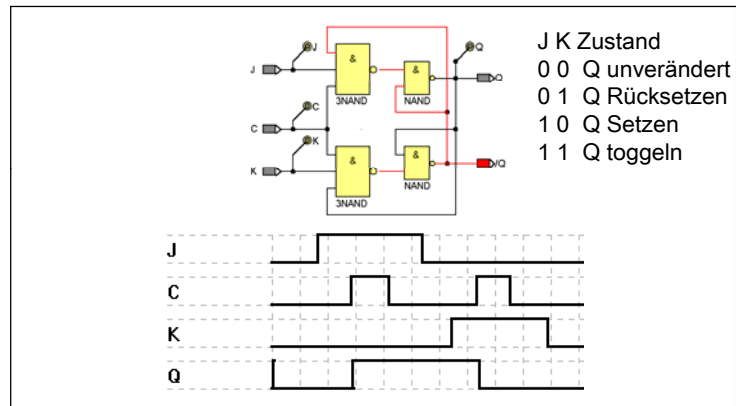


Durch Einfügen von zwei AND können einfache Setz- und Rücksetzeingänge wie beim D-FF geschaffen werden.

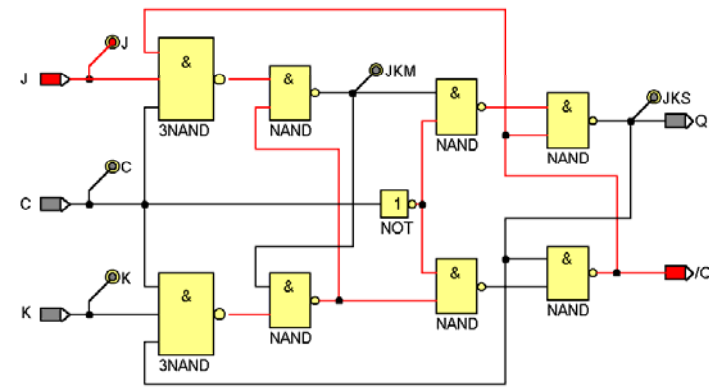
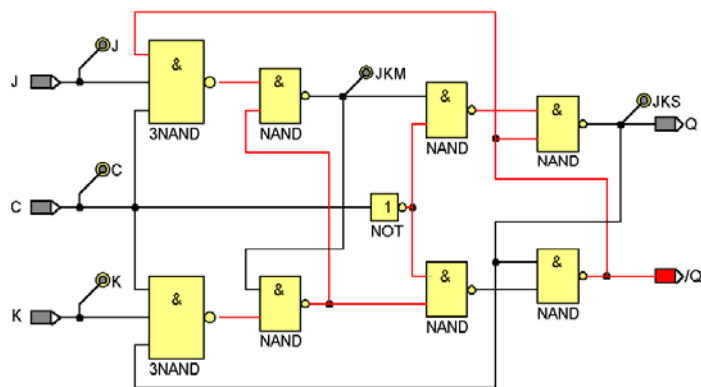
## JK-Flip-Flop



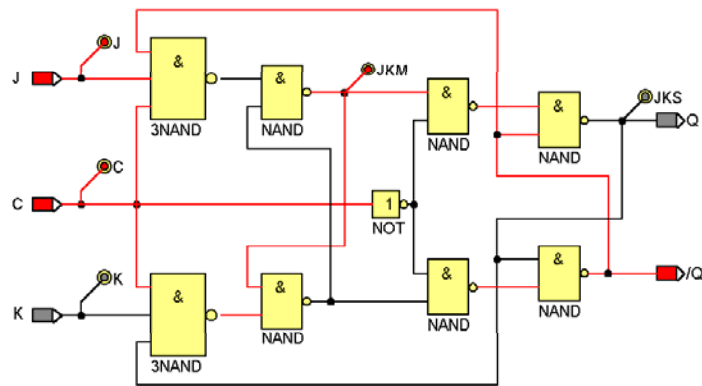
Durch Einfügen von zwei Rückkopplungen kann aus dem getakteten RS-FF Ein JK-FF entwickelt werden.



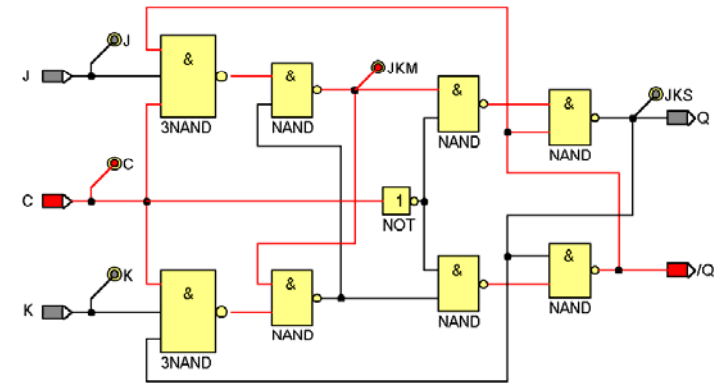
Durch Einfügen von zwei AND können einfache Setz- und Rücksetzeingänge wie beim D-FF geschaffen werden.



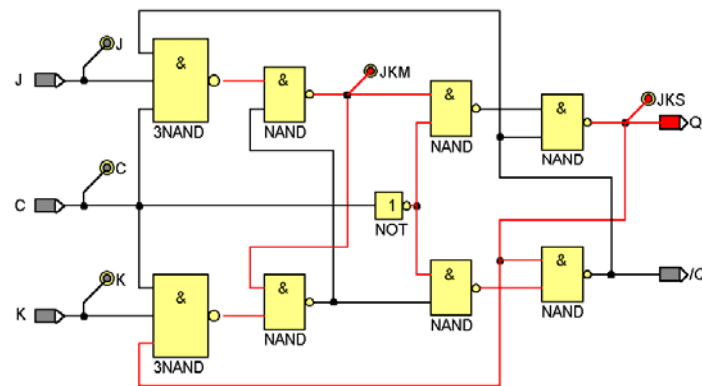
## JK-Master-Slave Flip-Flop



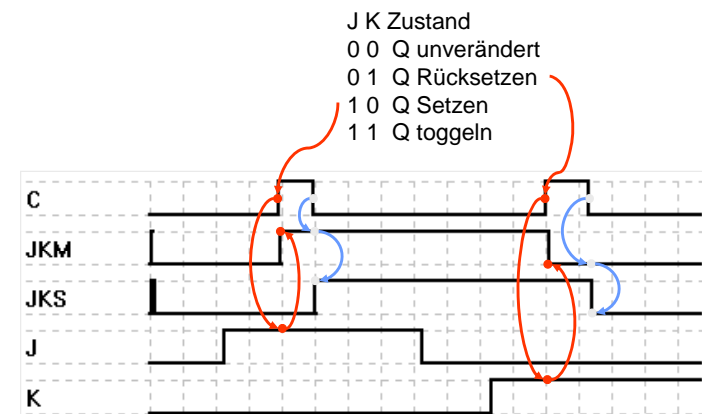
## JK-Master-Slave Flip-Flop



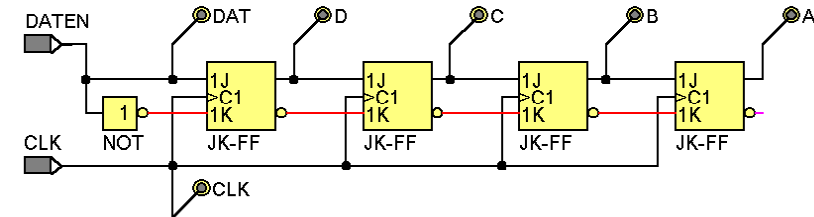
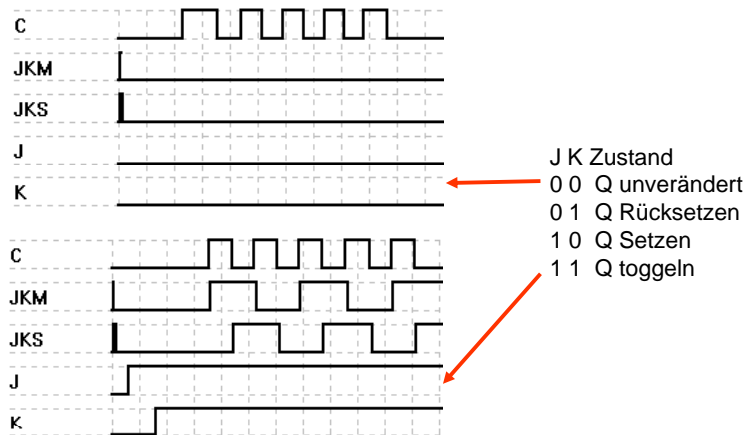
## JK-Master-Slave Flip-Flop



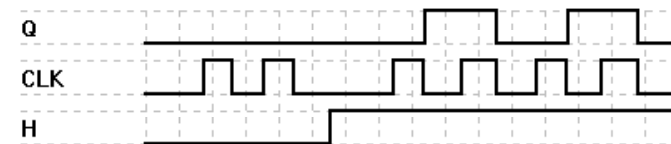
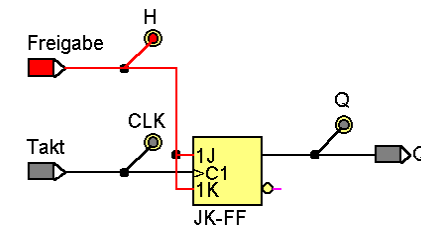
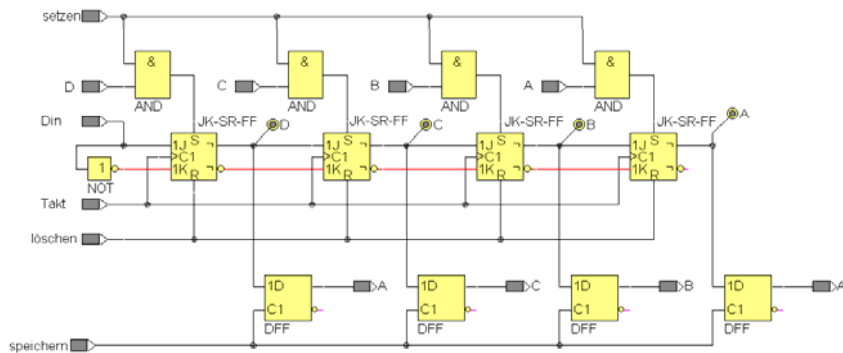
## JK-Master-Slave Flip-Flop Taktdiagramm



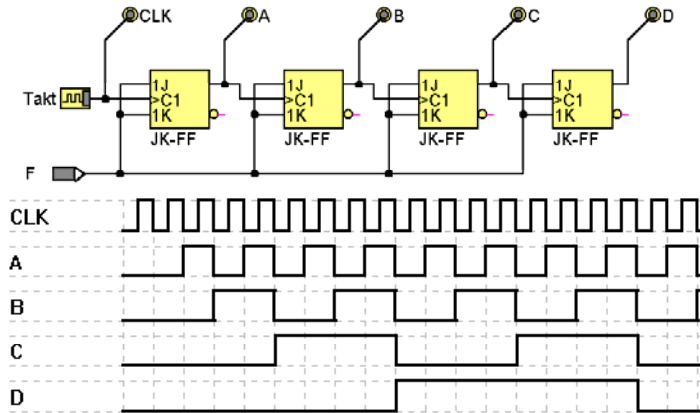




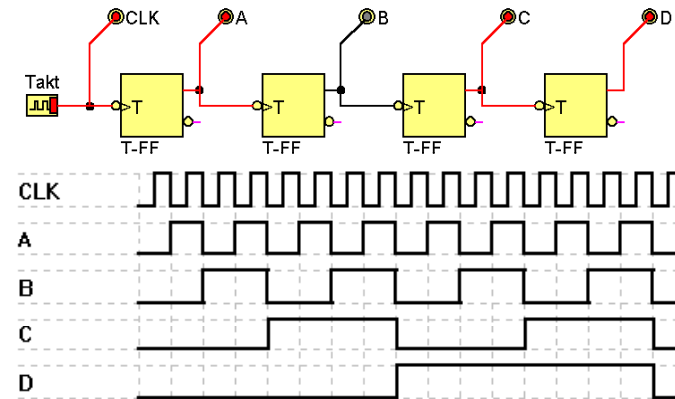
PISO – Parallel Input Seriell Output SIPO – Seriell Input Parallel Output



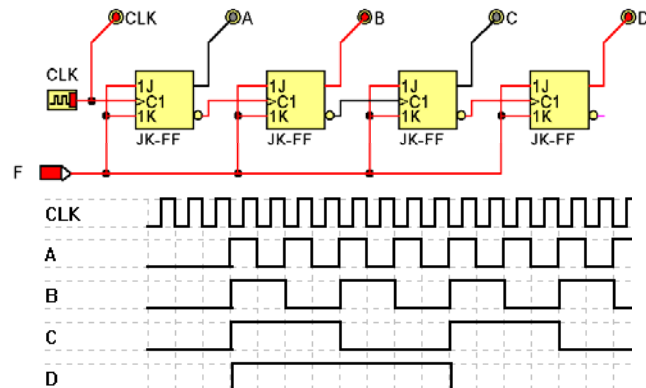
## 4 Bit Vorwärtszähler mit JK-FF



## 4 Bit Zähler mit T-FF

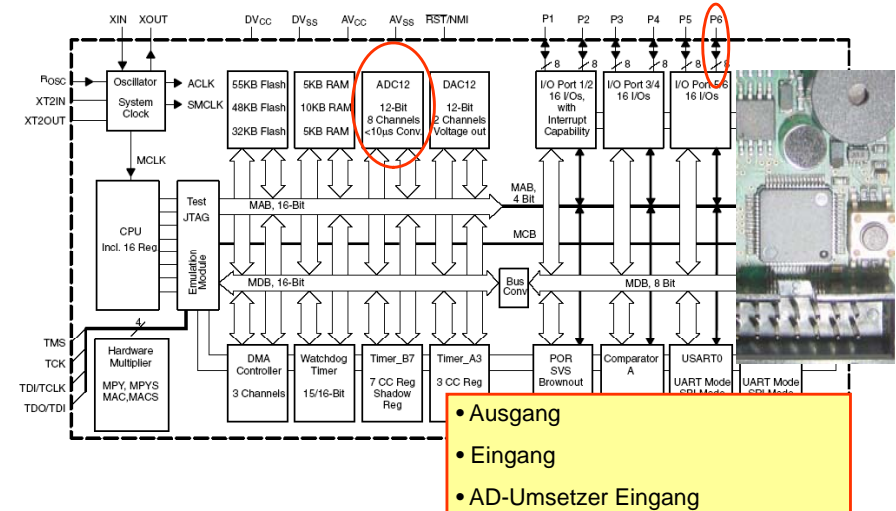


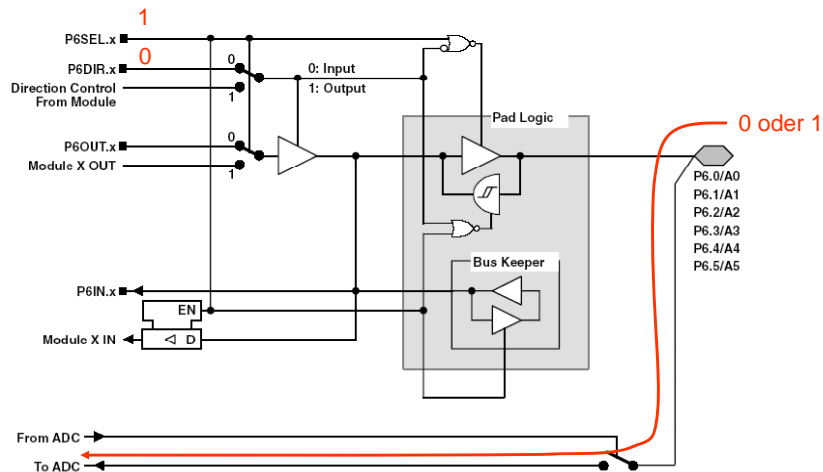
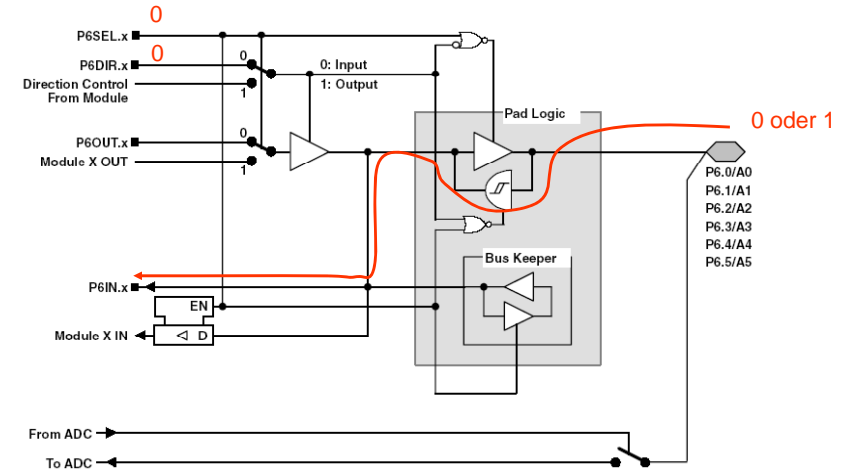
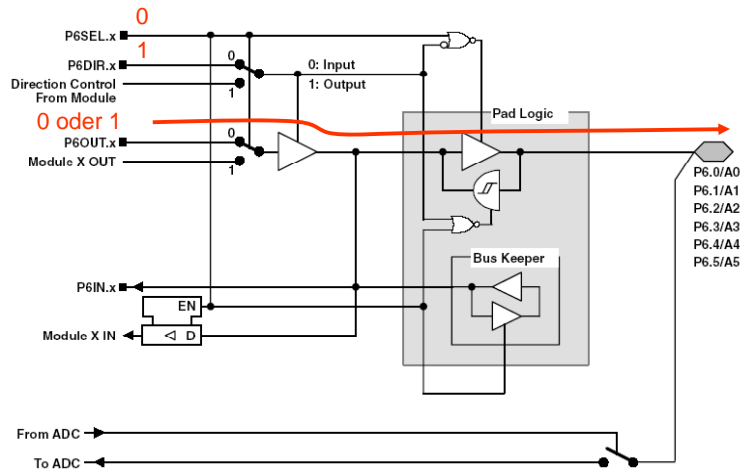
## 4 Bit Rückwärtszähler mit JK-FF



## Mikrocontroller

unterschiedliche Nutzung der Portleitung durch Programmierung





- Funktionsgruppen der Logikfamilien
- Torschaltung
- Komparator
- Decoder
- Demultiplexer
- Multiplexer
- FLIP-FLOP Schaltungen
  - RS-FF, getaktetes RS-FF
  - D-FF
  - JK-FF
  - JK-MS-FF
  - Schieberegister
  - SIPO, PISO, SISO
  - Zähler
- Mikrocontroller Portleitung